

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-094108

(43)Date of publication of application : 29.03.2002

(51)Int.Cl.

H01L 33/00
H01L 21/205

(21)Application number : 2000-285454

(71)Applicant : KYOCERA CORP

(22)Date of filing : 20.09.2000

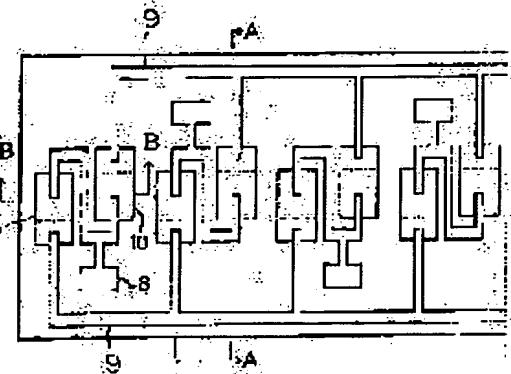
(72)Inventor : WATANUKI KEN
SASAKI HAJIME

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT ARRAY

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress unwanted light leaking from the side face of a light emitting element area and reflecting on the light emitting element area or an electrode in the normal direction of optical axis.

SOLUTION: Assuming the thickness of an n-GaAs buffer layer 2 is d, the interval of adjacent light emitting element areas 10 is a, the thickness from the upper surface of a semiconductor substrate 1 to the upper end of an emission layer, i.e., a first p-AlGaAs layer 4, is t, the angle between the reverse mesa part on the side face of the light emitting element area 10 and a horizontal plane is α , the angle between the forward mesa part on the side face of the light emitting element area 10 and a horizontal plane is β , and the total thickness of the n-GaAs buffer layer 2 and a compound semiconductor active layer (n-AlGaAs layer 3, first p-AlGaAs layer 4, second p-AlGaAs layer 5 and p+-GaAs layer 6) is h, following relation is satisfied; $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / \tan \alpha$ and $(d + h) \tan \alpha > a + 2d \cos \beta - (h - d) / \tan \alpha$.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-94108

(P 2002-94108 A)

(43) 公開日 平成14年3月29日 (2002. 3. 29)

(51) Int. Cl.
H01L 33/00
21/205

識別記号

F I
H01L 33/00
21/205

テマコード (参考)
A 5F041
5F045

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願2000-285454 (P 2000-285454)

(22) 出願日 平成12年9月20日 (2000. 9. 20)

(71) 出願人 000006633
京セラ株式会社
京都府京都市伏見区竹田鳥羽殿町6番地
(72) 発明者 織貫 審
京都府相楽郡精華町光台3丁目5番地 京
セラ株式会社中央研究所内
(72) 発明者 佐々木 元
京都府相楽郡精華町光台3丁目5番地 京
セラ株式会社中央研究所内

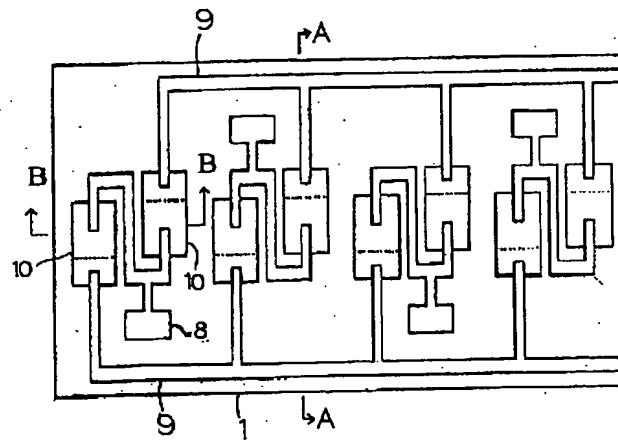
最終頁に続く

(54) 【発明の名称】半導体発光素子アレイ

(57) 【要約】

【課題】発光素子領域の側面から漏れる不要光が、隣接する発光素子領域や電極等で反射して正規の光軸方向に照射されるのを抑制すること。

【解決手段】 $n-GaAs$ バッファ層2の厚さをd、隣接する発光素子領域10間の間隔をa、半導体基板1の上面から発光層である第一の $p-AlGaAs$ 層4の上端までの厚さをt、発光素子領域10側面の逆メサ部と水平面とのなす角を α 、発光素子領域10側面の順メサ部と水平面とのなす角を β 、 $n-GaAs$ バッファ層2と化合物半導体能動層($n-AlGaAs$ 層3、第一の $p-AlGaAs$ 層4、第二の $p-AlGaAs$ 層5および $p'-GaAs$ 層6)の合計厚さをhとしたとき、 $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / \tan \alpha$ かつ $(d + h) \tan \alpha > a + 2d \cos \beta - (h - d) / \tan \alpha$ を満たす。



【特許請求の範囲】

【請求項1】半導体基板上に、化合物半導体バッファ層と発光層を含む化合物半導体能動層を順次積層して成る発光素子領域を列状に配列した半導体発光素子アレイにおいて、前記化合物半導体バッファ層の厚さをd、隣接する前記発光素子領域間の間隔をa、前記半導体基板の上面から前記発光層の上端までの厚さをt、前記発光素子領域側面の逆メサ部と水平面とのなす角を α 、前記発光素子領域側面の順メサ部と水平面とのなす角を β 、前記化合物半導体バッファ層と前記化合物半導体能動層の合計厚さをhとしたとき、 $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / \tan \alpha$ かつ $(d + h) \tan \alpha > a + 2d \cos \beta - (h - d) / \tan \alpha$ を満たすことを特徴とする半導体発光素子アレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体発光素子アレイに関し、例えば、電子写真プリンタ等の露光用光源に用いられるものに関する。

【0002】

【従来の技術】従来、電子写真プリンタ等の露光手段として、LED (Light Emission Diode; 発光ダイオード) 等の発光素子領域を列状に配列した光プリンタヘッドが用いられている。このような光プリンタヘッドは、給電配線が形成された回路基板上に、各種化合物半導体層を積層することによって形成された発光素子領域を配列した半導体発光素子アレイと、ドライバーICとを設けた基本構造を有している。

【0003】そして、光プリンタヘッドは以下のように動作する。給電配線に供給される外部電源からの電力をドライバーICを介して発光素子領域に印加し、発光素子領域をドライバーICの駆動に伴って個々に発光させるとともに、その光を集光レンズ等により外部の感光体上に結像させ、感光体の表面に所定の潜像を形成するものである。即ち、半導体発光素子アレイは光プリンタヘッドの印画品質を決定する重要な光源部である。

【0004】図1～図3は、このような光プリンタヘッドの半導体発光素子アレイ部を示すものであり、図1は半導体発光素子アレイ部の部分平面図、図2は図1のB-B線における断面図、図3は図1のA-A線における断面図をそれぞれ示すものである。これらの図において、1はGaAs化合物半導体（以下、GaAsとする）やSi等から成る半導体基板、2はn-GaAsバッファ層、3はn-AlGaAs層、4は第一のp-AlGaAs層、5は第二のp-AlGaAs層、6はp'-GaAs層、7は保護膜、8は個別電極、9は共通電極、10は発光素子領域である。n-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5、p'-GaAs層6の層を合わせて化合物半導体能動層（以下、能動層という）と呼び、発光素子領域側面の逆メサ部と水平面とのなす角を α 、前記発光素子領域側面の順メサ部と水平面とのなす角を β 、前記

域の基本動作、即ち発光動作を行う重要なものである。

【0005】また、図1に示すように、個別電極8が隣接する2つの発光素子領域10の能動層同士を接続してそれらに電流を流すように、これら2つの発光素子領域10毎に一つづつ形成され、またそれらのn-GaAsバッファ層2がそれぞれ異なる共通電極9に接続される。個別電極8側から共通電極9のいずれか一方を選択して順方向に電流を流すと、n-AlGaAs層3から第一のp-AlGaAs層4に電子が注入され、第一のp-AlGaAs層4中の正孔と再結合して発光する。この光が個別電極8側から取り出され、図2の上方へ射される。

【0006】なお、第二のp-AlGaAs層5は第一のp-AlGaAs層4で発光した光を、第二のp-AlGaAs層5を透過させて個別電極8側に取り出すために設ける。また、保護膜7は、例えば窒化シリコン(SiN_x)や酸化シリコン(SiO_x)等の絶縁膜となる。

【0007】

【発明が解決しようとする課題】しかしながら、上記従来の半導体発光素子アレイにおいては、各発光素子領域10の側面から漏れる光が、隣接する発光素子領域10や電極等で反射、散乱され、その反射光や散乱光が正規の光軸方向に出射され、電子写真プリンタ等に適用した場合に光軸方向に存在する集光レンズ等を通して外部の感光体上に結像され、その結果印画の濃度むらが発生するという問題点を有していた。

【0008】そこで、この印画の濃度むらの原因を詳しく鋭意検討した結果、発光素子領域10側面の逆メサ部の発光層から指向性のある光が出ており、この光の反射光が印画の濃度むらの原因となっていることが判明した。

【0009】従って、本発明は上記問題点に鑑み完成されたものであり、その目的は、発光素子領域10の側面から漏れる不要光が隣接する発光素子領域10や電極等で反射して正規の光軸方向に照射されるのを抑制し、例えば電子写真プリンタ等の露光用光源に用いた場合、不要光が正規の光軸方向に有る集光レンズ等に直接到達しにくくなり、外部の感光体上に結像された印画品質が濃度むらのない良好なものとなるようにすることである。

【0010】

【課題を解決するための手段】本発明の半導体発光素子アレイは、半導体基板上に、化合物半導体バッファ層と発光層を含む化合物半導体能動層を順次積層して成る発光素子領域を列状に配列した半導体発光素子アレイにおいて、前記化合物半導体バッファ層の厚さをd、隣接する前記発光素子領域間の間隔をa、前記半導体基板の上面から前記発光層の上端までの厚さをt、前記発光素子領域側面の逆メサ部と水平面とのなす角を α 、前記発光素子領域側面の順メサ部と水平面とのなす角を β 、前記

化合物半導体バッファ層と前記化合物半導体能動層の合計厚さを h としたとき、 $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / \tan \alpha$ かつ $(d + h) \tan \alpha > a + 2d \cos \beta - (h - d) / \tan \alpha$ を満たすことを特徴とする。

【0011】本発明は、上記の構成により、各発光素子領域の側面から漏れる不要光が隣接する発光素子領域や電極等で反射して正規の光軸方向に照射されるのを抑制することができる。例えば、電子写真プリンタ等の露光用光源に用いた場合、不要光が正規の光軸方向に存在する集光レンズ等に直接到達しにくくなり、十分強度が小さくなつてから集光レンズ等を通過するため、外部の感光体上に結像された印画品質は濃度むらのない良好なものとなる。

【0012】

【発明の実施の形態】本発明の半導体発光素子アレイの実施の形態を以下に詳細に説明する。本発明の半導体発光素子アレイの全体の基本構造は図1～図3と同様であり、以下図1～図3に基いて説明する。図1において、1はGaAs, Si等の半導体基板、2はn-GaAsバッファ層、3はn-AlGaAs層、4は第一のp-AlGaAs層、5は第二のp-AlGaAs層、6はp'-GaAs層、7は保護膜、8は個別電極、9は共通電極である。これらの各層のうち、2が化合物半導体バッファ層であり、n-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5およびp'-GaAs層6が能動層である。

【0013】半導体基板1はGaAsやSi等から成り、例えば(100)等の所定の面方位に切り出された、厚み200～1000μm程度で抵抗率ρがρ=1000～2000Ωcm程度の高抵抗単結晶基板で構成される。n-GaAsバッファ層2は2.0μm程度の厚みに形成される。このn-GaAsバッファ層2は、n型半導体不純物を 1×10^{18} 原子個cm⁻³程度含有する。このn型の半導体不純物としては、シリコン(Si)やセレン(Se)等がある。

【0014】n-AlGaAs層3は電子注入層として機能するものであり、0.4μm程度の厚みに形成される。このn-AlGaAs層3は、n型の半導体不純物を 5×10^{17} 原子個cm⁻³程度含有する。このn-AlGaAs層3におけるAlAsの混晶比は0.35程度に設定される。すなわち、このn-AlGaAs層3のGaAsの混晶比は0.65程度になる。

【0015】第一のp-AlGaAs層4は発光層として機能するものであり、0.4μm程度の厚みに形成される。この第一のp-AlGaAs層4は、p型の半導体不純物を 5×10^{18} 原子個cm⁻³程度含有する。このようなp型の半導体不純物には、亜鉛(Zn)やストロンチウム(Sr)等がある。この第一のp-AlGaAs層4におけるAlAsの混晶比は、得ようとする発光

波長によって異なるが、740nmの発光波長を得る場合は0.2程度の混晶比に設定し、680nmの発光波長を得る場合は0.3程度の混晶比に設定する。発光した光を上方へ取り出すために、この第一のp-AlGaAs層4のAlAsの混晶比は、n-AlGaAs層3のAlAsの混晶比よりも小さく設定される。

【0016】第二のp-AlGaAs層5は光取出層として機能するものであり、0.4μm程度の厚みに形成される。この第二のp-AlGaAs層5は、p型の半導体不純物を 1×10^{19} 原子個cm⁻³程度含有する。この第二のp-AlGaAs層5は、光取出層として機能させるために、AlAsの混晶比が0.35程度に設定される。すなわち、第一のp-AlGaAs層4よりもAlAsの混晶比を大きくすることにより、光吸収を少なくして光を効率よく取り出せるようにする。

【0017】p'-GaAs層6はオーミックコンタクト層として機能するものであり、200Å程度の厚みに形成される。このp'-GaAs層6はp型の半導体不純物を 2×10^{19} 原子個cm⁻³程度含有する。

【0018】保護膜7はSiN等から成り、3000Å程度の厚みに形成され、個別電極8と共に電極9はAu-Ge等から成り、1μm程度の厚みに形成される。この個別電極8は保護膜7に形成されたスルーホールを介してp'-GaAs層6に接続され、共通電極9は保護膜7に形成されたスルーホールを介してn-GaAs層2に接続される。個別電極8が発光ダイオード(LED)のアノード電極に相当し、共通電極9がカソード電極に相当する。

【0019】図2に示すように、n-GaAsバッファ層2の厚みをd、隣接する発光素子領域10間の間隔をa、半導体基板1上面から発光層である第一のp-AlGaAs層4の上端までの厚みをt、発光素子領域10側面の逆メサ部、即ち上方に向かって断面積が大きくなるように広がっている部分と水平面(半導体基板1上面に相当する)とのなす角をα、発光素子領域10側面の順メサ部、即ち上方に向かって断面積が小さくなるように先細り状となっている部分と水平面とのなす角をβとしたとき、 α 及びaを $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / \tan \alpha$ を満たすように定める。これは、発光素子領域10側面の逆メサ部からの指向性のある不要光が隣接する発光素子領域10に直接当たらない条件である。即ち、この式の左辺は、一つの発光素子領域10から出た指向性のある光線が半導体基板1に到達するまでの水平方向の距離を示し、右辺は、一つの発光素子領域10の発光部と隣接する発光素子領域10との水平方向の距離を示す。

【0020】また、半導体基板1上に形成した化合物半導体バッファ層と能動層の合計厚さ、即ちすべての化合物半導体層の厚みをhとしたとき、 $(d + h) \tan \alpha > \alpha + 2d \cos \beta - (h - d) / \tan \alpha$ を満たすよ

うにする。これは、半導体基板1等で反射した後、もう一度隣接する発光素子領域10に指向性のある不要光が当たる条件である。このようにすることで、不要光は2回以上反射し、その強度が十分弱まることとなる。即ち、この式の左辺は、一つの発光素子領域10から出た指向性のある光線が半導体基板1等で反射し、半導体基板1の上面から高さhのところまで到達する水平方向の距離を示し、右辺は、一つの発光素子領域10と隣接する発光素子領域10の上端との水平方向の距離を示す。

【0021】本発明において、 $d = 0.5 \sim 4 \mu m$ が好ましく、 $0.5 \mu m$ 未満では能動層の結晶性が悪化し、 $4 \mu m$ を超えると結晶育成時間が長くなるため高コストとなる。半導体基板1がSiから成る場合、 $2 \mu m$ 以下では良好な特性が得られにくいため、好ましくは $d = 2 \sim 4 \mu m$ がよい。

【0022】tについて、 $t = 2.8 \sim 5 \mu m$ が好ましく、 $2.8 \mu m$ 未満では発光強度が小さくなり、 $5 \mu m$ を超えると発光強度は変わらないが高コストとなる。

【0023】hについて、 $h = 3 \sim 5.2 \mu m$ が好ましく、hは、n-GaAsバッファ層2、n-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5およびp'-GaAs層6の各層の厚さの和であるが、光を効率良く取出すために、 $h - t$ は $0.2 \mu m$ 程度に定められるためこのように定められる。

【0024】aについて、 $a = 25 \mu m$ 以下が好ましく、 $25 \mu m$ を超えると光プリンタヘッドに適用した場合に解像度が劣化して印刷精度が低下する。

【0025】βについて、バッファ層2がガリウム砒素からなる場合 $\beta = 45 \sim 80^\circ$ となるが、これは各種材料によって様々な値を取り得る。

【0026】αについては、例えば、dを約 $2 \mu m$ 、tを約 $2.8 \mu m$ 、hを約 $3.2 \mu m$ 、βを約 60° 、aを 600 dpi (dot per inch) の光プリンタヘッドでは $20.3 \mu m$ とした場合、 $76^\circ < \alpha < 83^\circ$ が上記本発明の2式を満足する条件となる。この角度αは、クエン酸、過酸化水素および水の混合液によりAlGaAs層をエッチングする際に、これらの液の混合比を適宜定めることによって、エッチングレート等を制御することで可能となる。また、d、t、hおよびβを上記と同じ値とし、aを $8 \mu m$ とした場合、 $60^\circ < \alpha < 73^\circ$ が上記本発明の2式を満足する条件となる。

【0027】なお、α、βとも、 $0^\circ < \alpha < 90^\circ$ 、 $0^\circ < \beta < 90^\circ$ の範囲内で上記本発明の2式を満足するものである。

【0028】図5は、半導体発光素子アレイを一つおきに発光させた時の強度分布の照度計等による測定結果の一例である。一方、図4は、従来の半導体発光素子アレイを一つおきに発光させた時の強度分布の照度計等による測定結果の一例であるが、発光ピーク間の谷に小さなピークが見られ、各発光素子領域10の側面から漏れた

不要光が正規の光軸方向（照射方向）に混じっていることが分かる。このように、図4に示した従来の半導体発光素子アレイの場合と比較して、図5の場合発光ピーク間の谷には小さなピークは見られなくなり、不要光が著しく減っていることが分かる。

【0029】次に、本発明に係る発光素子領域10の製造方法を説明する。まず、半導体基板1上に、n-GaAsバッファ層2、n-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5およびp'-GaAs層6をMOCVD（有機金属化学気相成長）法等で所望の厚みに形成する。Gaの原料としては、 $(CH_3)_3Ga$ や $(C_2H_5)_3Ga$ 等が用いられ、Asの原料としては、AsH₃等が用いられ、Alの原料としては、 $(CH_3)_3Al$ や $(C_2H_5)_3Al$ 等が用いられる。また、半導体不純物も各不純物のメチル化物、エチル化物、水素化物等が用いられる。これらの各層2～6をn-GaAsバッファ層2の所定の輪郭形状にそって、フォトリソグラフィー法により島状にパターンングする。

【0030】次に、p'-GaAs層6上にレジスト膜を塗布形成して、レジスト膜が塗布された領域以外のn-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5およびp'-GaAs層6をエッチング除去する。エッチング液としては、クエン酸、過酸化水素および水を含有するエッチング液が用いられ、時間を計測してn-GaAsバッファ層2が残るようにエッチングする。このエッチング液の混合比は、所望のエッチング角度α、βが得られるように最適化される。

【0031】次に、図3に示すように、島状に形成したn-GaAsバッファ層2、n-AlGaAs層3、第一のp-AlGaAs層4、第二のp-AlGaAs層5およびp'-GaAs層6上に、保護膜7となるSiN_x膜をプラズマCVD法等で形成して所定部分にスルーホールを形成すると共に、個別電極8と共に共通電極9を形成して完成する。なお、個別電極8と共に共通電極9は、真空蒸着法、電子ビーム蒸着法、スパッタリング法等で形成した後に、所望形状にパターンングする。

【0032】なお、本発明は上述した実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

【0033】

【発明の効果】本発明は、化合物半導体バッファ層の厚さをd、隣接する発光素子領域間の間隔をa、半導体基板の上面から発光層の上端までの厚さをt、発光素子領域側面の逆メサ部と水平面とのなす角をα、発光素子領域側面の順メサ部と水平面とのなす角をβ、化合物半導体バッファ層と化合物半導体能動層の厚さをhとしたとき、 $t \cdot \tan \alpha < a + d / \tan \beta - (t - d) / t \tan \alpha$ かつ $(d + h) \tan \alpha > a + 2d \cos \beta$

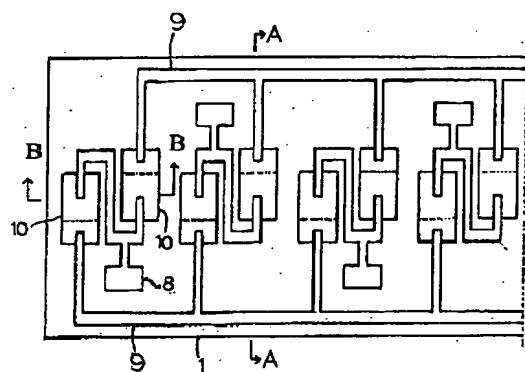
$(h-d)/\tan \alpha$ を満たすことにより、各発光素子領域の側面から漏れる不要光が隣接する発光素子領域や電極等で反射して正規の光軸方向に照射されるのを抑制することができる。例えば、電子写真プリンタ等の露光用光源に用いた場合、不要光が正規の光軸方向に存在する集光レンズ等に直接到達しにくくなり、十分強度が小さくなつてから集光レンズ等を通過するため、外部の感光体上に結像された印画品質は濃度むらのない良好なものとなる。

【0034】また、電子写真プリンタ等の露光用光源に用いた場合、外部回路やヘッド部材を変更して濃度むらの微調整をする必要がなくなるため、従来と比較して著しく低コストな電子写真プリンタ等を提供することができる。

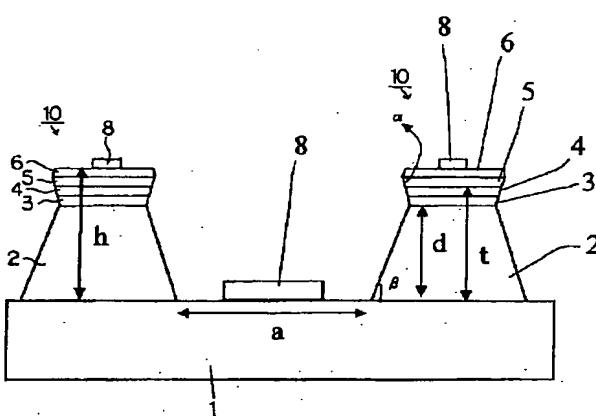
【図面の簡単な説明】

【図1】本発明の半導体発光素子アレイの部分平面図である。

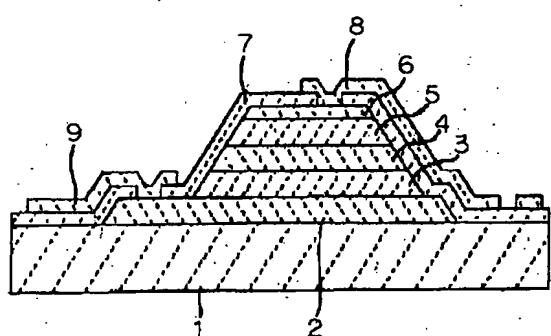
【図1】



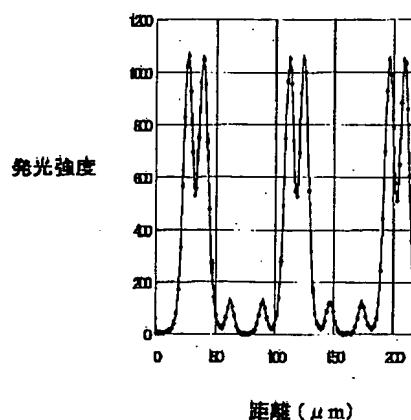
【図2】



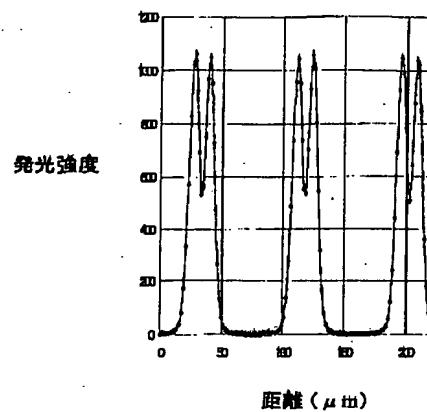
【図3】



【図4】



【図5】



フロントページの続き

F ターム(参考) 5F041 AA14 CA03 CA33 CA35 CA36
CA53 CA57 CA65 CA74 CB11
CB25 FF13
5F045 AA04 AB09 AB17 AC01 AC08
AC09 AF03 AF04 AF05 CA10
CB01 CB02 DA53 DA63 DA64